

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-054605

(43)Date of publication of application : 26.02.1999

(51)Int.Cl.

H01L 21/76

(21)Application number : 10-142752

(71)Applicant : SAMSUNG ELECTRON CO LTD

(22)Date of filing : 25.05.1998

(72)Inventor : PARK MOON-HAN

HONG SUG-HUN

SHIN YU-GYUN

(30)Priority

Priority number : 97 9735212

Priority date : 25.07.1997

Priority country : KR

(54) TRENCH SEPARATION FOR SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To relax the stress to a semiconductor substrate from an element separating region, by constructing a trench oxide film for filling a trench region from a compound layer consisting of different oxide films.

SOLUTION: A trench oxide film 25 for filling a trench region is formed of a compound layer consisting of a first oxide film 22, having a tensile stress characteristic required by an oxide film with a good trench filling characteristic, and a second oxide film 24, having a compression stress larger than that of the first oxide film 22. Thus, the stress in the trench oxide film 25 and the stress applied to a semiconductor substrate 10 therefrom, when the trench oxide film 25 is formed and heat-treated, can be decreased. Therefore, generation of silicon defects due to the stress within the semiconductor substrate 10 can be suppressed.



LEGAL STATUS

[Date of request for examination]

25.05.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2935696

[Date of registration]

04.06.1999

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The trench separation method characterized by carrying out densification of it in the trench separation method of a semiconductor substrate after forming the oxide film for trench restoration which fills a trench field by two sorts of different oxide films.

[Claim 2] The stage which forms the mask layer in which the portion which becomes a trench field is exposed on a semiconductor substrate, The stage which etches a portion without the mask layer by this, and forms a trench field, The stage which forms an oxide film in the trench field, and the stage which forms the oxide film for trench restoration by two sorts of different oxide films all over a next trench field and a mask layer, The stage which carries out densification of the formed oxide film for trench restoration, and the stage which etches and carries out flattening until a mask layer exposes the oxide film for trench restoration after densification, The trench separation method of the semiconductor substrate characterized by performing the stage which etches until a semiconductor substrate is exposed next, and forms an isolation film.

[Claim 3] The oxide film for trench restoration is the trench separation method according to claim 1 or 2 which consists of the 1st oxide film and the 2nd oxide film which have a different stress property after formation.

[Claim 4] It is the trench separation method according to claim 3 that the 1st oxide film has a tensile stress property, and the 2nd oxide film has a compressive-stress property.

[Claim 5] The 1st oxide film is the trench separation method according to claim 3 or 4 formed by the CVD oxide film based on TEOS-O₃.

[Claim 6] The 2nd oxide film is the trench separation method given in any of the PECVD oxide film based on TEOS, the PECVD oxide film based on SiH₄, or a HDP oxide film, or any 1 term of the claims 3-5 formed by one.

[Claim 7] It is the trench separation method according to claim 3 that the 1st oxide film has a compressive-stress property, and the 2nd oxide film has a tensile stress property.

[Claim 8] The 1st oxide film is the trench separation method according to claim 3 or 7 formed by the HDP oxide film.

[Claim 9] The 2nd oxide film is the claim 3 formed by the CVD oxide film based on TEOS-O₃, and the trench separation method according to claim 7 or 8.

[Claim 10] The stage which forms a mask layer is the trench separation method given in any 1 term of the claims 2-9 including the stage which forms a pad oxide film and a nitride on a semiconductor substrate, and the stage which carries out patterning of a nitride and the pad oxide film to order.

[Claim 11] The trench separation method according to claim 10 which carries out patterning of a sacrifice oxide film, a nitride, and the pad oxide film to order, including further the stage which forms a sacrifice oxide film on a nitride.

[Claim 12] A sacrifice oxide film is the trench separation method according to claim 11 formed by the oxidizing [thermally] method.

[Claim 13] The stage which forms an oxide film in a trench field is the trench separation method given in any 1 term of the claims 2-12 performed by the oxidizing [thermally] method.

[Claim 14] The stage which carries out densification of the oxide film for trench restoration is the trench separation method given in any 1 term of the claims 2-13 performed by heat-treating at the temperature of 1000-1200 degrees C.

[Claim 15] The stage after the oxide-film densification for trench restoration which carries out flattening is the trench separation method given in any 1 term of the claims 2-14 performed by the CMP method or the etchback method.

[Claim 16] The stage which forms an isolation film is the trench separation method given in any 1 term of the claims 2-15 which remove a mask layer by the wet chemical engraving method, and perform it.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the manufacture method of a semiconductor device, especially relates to the isolation method by the trench.

[0002]

[Description of the Prior Art] Separation of the element using the trench is needed as the degree of integration of a semiconductor device goes up, and research of the element using this and development are performed. By the usual trench separation method, a semiconductor substrate is etched, and a cross section forms a square trench field and forms the isolation film which consists of insulating material in a trench field.

[0003]

[Problem(s) to be Solved by the Invention] At the time of the chemical engraving for forming a trench field, in order to correct the damaged portion, in the process which carries out densification of the insulating material diffused inside a trench field in the oxidization process of the trench wall carried out to a well, the stress generated according to the difference of the coefficient of thermal expansion of an isolation film and a semiconductor substrate is especially accumulated from the corner section of a trench intensively to a semiconductor substrate the surroundings of an isolation film. The stress accumulated at the semiconductor substrate induces a silicon defect like transposition (dislocation) within a semiconductor substrate, and according to this silicon defect, the leakage current of a semiconductor device increases and it becomes the malfunction of a semiconductor device, and the cause of an increase of power consumption.

[0004] The purpose of this invention is to offer the manufacture method of the trench isolation construction which makes the stress which joins a semiconductor substrate from an isolation field ease.

[0005]

[Means for Solving the Problem] The trench separation method of this invention which solves the above technical problems is characterized by constituting the oxide film for trench restoration which fills a trench field by the compound layer which consists of two sorts of different oxide films.

[0006] The stage which forms the mask layer in which the portion which becomes a trench field is exposed as the concrete trench separation method on a semiconductor substrate, The stage which etches a portion without the mask layer by this, and forms a trench field, The stage which forms an oxide film in the formed trench field, and the stage which forms the oxide film for trench restoration by two sorts of different oxide films all over a next trench field and a mask layer, It is characterized by performing the stage which carries out densification of the formed oxide film for trench restoration, the stage which etches and carries out flattening until a mask layer exposes the oxide film for trench restoration after densification, and the stage which etches until a semiconductor substrate is exposed next, and forms an isolation film.

[0007] The oxide film for trench restoration consists of the 1st oxide film and the 2nd oxide film which have a different stress property after formation. For example, the 1st oxide film has a

tensile stress property, and, as for the 2nd oxide film, it is good to have a compressive-stress property. Such 1st oxide film can be formed by the CVD oxide film based on TEOS-O₃, and can form the 2nd oxide film by any of the PECVD oxide film based on TEOS, the PECVD oxide film based on SiH₄, or a HDP oxide film, or one. Or contrary to this, the 1st oxide film may have a compressive-stress property, and the 2nd oxide film may have a tensile stress property. In this case, the 1st oxide film is formed by the HDP oxide film, and the 2nd oxide film is formed by the CVD oxide film based on TEOS-O₃.

[0008] The stage which forms a mask layer is with the stage which forms a pad oxide film and a nitride on a semiconductor substrate, and the stage which carries out patterning of these nitrides and the pad oxide film to order. Moreover, you may carry out patterning of a sacrifice oxide film, a nitride, and the pad oxide film to order, including further the stage which forms a sacrifice oxide film on the nitride. A sacrifice oxide film is formed by the oxidizing [thermally] method. The stage which forms an oxide film in a trench field is performed by the oxidizing [thermally] method. The stage which carries out densification of the oxide film for trench restoration is performed by heat-treating at the temperature of 1000-1200 degrees C. The stage in which next carries out flattening is performed by the CMP (Chemical Mechanical Polishing) method or the etchback method. As for the stage which forms the last isolation film, it is good to remove a mask layer by the wet chemical engraving method, and to perform it.

[0009]

[Embodiments of the Invention] Hereafter, based on the appended drawing, the operation form of this invention is explained in detail.

[0010] Drawing 1 - drawing 5 are the cross sections of the semiconductor substrate for explaining the trench separation method of this invention.

[0011] Drawing 1 is a cross section explaining the stage which forms the mask layer 20 and the sacrifice layer 16 on the semiconductor substrate 10. First, the sacrifice oxide film, which has a pad oxide film with a thickness of 300A or less, a nitride with a thickness of 2000A or less, and the thickness of 3000A or less is formed on the semiconductor substrate 10. A sacrifice oxide film carries out the role of the sacrifice layer for protecting a nitride in a back process at the time of formation of a trench field, and forms it by the oxidizing [thermally] method. This sacrifice oxide film is omissible with a case. Subsequently, the mask layer 20 and the sacrifice layer 16 which consist of the pad oxide-film pattern 12 and the nitride pattern 14 to which the portion which carries out patterning of a sacrifice oxide film, a nitride, and the pad oxide film to order, and becomes the trench field of the semiconductor substrate 10 is exposed are formed.

[0012] Drawing 2 is a cross section explaining the stage which forms the trench field T. The trench field T which carries out the dry type chemical engraving of the outcrop of the semiconductor substrate 10 by using the mask layer 20 as a chemical engraving mask, and has a depth of 10000A or less is formed. Under the present circumstances, it will also etch the sacrifice layer 16 simultaneously with formation of the trench field T, most will be removed, and only a very thin oxide film (not shown) will remain in the front face of the mask layer 20. Then, in order to correct the damage section at the time of a chemical engraving for the trench field T, an oxide film 18 is formed in the side attachment wall and base of the trench field T by the oxidizing [thermally] method.

[0013] Drawing 3 is a cross section explaining the stage which forms the oxide film 25 for trench restoration. By this invention, the oxide film 25 for trench restoration is formed by the bipolar membrane which consists of two sorts of oxide films from which the stress property after formation differs. In order to form the oxide film 25 for trench restoration, after forming in the interior of the trench field T, and the upper surface of the nitride pattern 22 the 1st oxide film 22 with big tensile stress as an oxide film which was excellent in the trench restoration property first, compared with the 1st oxide film 22, the 2nd oxide film 24 with big compressive stress is formed on the 1st oxide film 22. Under the present circumstances, the sum of the thickness of the 1st oxide film 22 and the 2nd oxide film 24 is equivalent to the sum of the thickness of the depth of the trench field T, the pad oxide-film pattern 12, and the nitride pattern 14, and the thickness removed at a consecutive flattening process. For example, the depth of the trench field T is 6000A, and if the sum of the thickness of the pad oxide-film pattern 12 and the nitride

pattern 14 makes 2000A thickness removed at 2000A and a flattening process, the sum of the thickness of the 1st oxide film 22 and the 2nd oxide film 24 will become 10000A.

[0014] The 1st oxide film 22 is formed by the oxide film (CVD oxide film based on TEOS-O₃ (TEOS-O₃ based CVD oxide film)) formed by the CVD method based on TEOS(tetra-ethyl-orthosilicate)-O₃. Form the 2nd oxide film 24 by the oxide film (PECVD oxide film based on TEOS (TEOS based PECVD oxide film)) formed by the PECVD (plasma enhanced CVD) method based on TEOS, it is formed by the oxide film (PECVD oxide film based on SiH₄) formed by the PECVD method based on SiH₄, or is formed by the HDP (High Density Plasma) oxide film. Or the 1st oxide film 22 may be formed as a HDP oxide film, and the 2nd oxide film 24 may be formed by the CVD oxide film based on TEOS-O₃.

[0015] Thus, the reason for forming the oxide film 25 for trench restoration by the bipolar membrane which consists of two-layer is as follows. In forming the restoration matter filled up with a trench field by the usual method, for example, the CVD oxide film based on TEOS-O₃, and forming a trench packed bed, a trench packed bed has porous membraneous quality in the state immediately after forming. Therefore, if an etching liquid like HF solution is used and a wet chemical engraving is immediately performed after forming a trench packed bed, it will etch a trench packed bed too much, and, as a result, will be hard to obtain the trench demarcation membrane of desired thickness. Therefore, after forming a trench packed bed, elevated-temperature heat treatment of 1000 degrees C or more will be performed, and densification of the trench packed bed will be carried out.

[0016] However, the recognition to the thermal stress generated during the initial stress immediately after forming a trench packed bed and heat treatment is low. As restoration matter for being filled up with a trench field, only a single oxide film is used like usual. The result which conducted the experiment which forms the CVD oxide film based on TEOS-O₃ which shows the behavior of tensile stress as the single oxide film, and measures the stress in an oxide film, It checked that an oxide film has the high tensile stress of 109 dyne/cm² immediately after forming, it shows the high tensile stress of 1010 dyne/cm² if temperature results in 700 degrees C in the heat treatment process for carrying out densification of the oxide film, and it added stress to a silicon substrate. When forming a trench packed bed by the oxide film which has any one stress property as a result, for example, the single film which consists only of a CVD oxide film based on TEOS-O₃ which shows the behavior of tensile stress, stress will be risen during heat treatment for the initial stress immediately after formation, and densification, and the defective probability of occurrence in a semiconductor device will increase. About the concrete experimental data to this, it mentions later.

[0017] It forms by the bipolar membrane which consists of the 2nd oxide film which has two sorts of oxide films which have the stress property which conflicts the oxide film 25 for trench restoration in order to stop the initial stress of the restoration matter layer of a trench field, and the stress generated during heat treatment in this invention, i.e., the bipolar membrane which consists of the 1st oxide film 22 which has a tensile stress property, and the 2nd oxide film 24 which has a compressive-stress property, the 1st oxide film which has a compressive-stress property, and a tensile stress property. Thus, densification of the formed oxide film 25 for trench restoration is heat-treated and carried out at the temperature of 1000-1200 degrees C.

[0018] Drawing 4 is a cross section explaining the flattening stage of the oxide film 25 for trench restoration. Flattening of the oxide film 25 for trench restoration is carried out by the CMP method or the etchback method, and the trench packed bed 26 is formed in the interior of the trench field T until the nitride pattern 14 is exposed by making the nitride pattern 14 into a chemical engraving blocking layer.

[0019] Drawing 5 is a cross section explaining the stage which forms an isolation film. After removing the exposed nitride pattern 14 by the nitride etching liquid, the pad oxide-film pattern 12 is removed by the oxide-film etching liquid, and the front face of the semiconductor substrate 10 is exposed. Consequently, the isolation film 28 of the same height as the height of the front face of the semiconductor substrate 10 is formed.

[0020] In this invention, the oxide film 25 for trench restoration is formed by the bipolar membrane which consists of two sorts of oxide films from which a stress property differs.

Thereby, the stress added to the semiconductor substrate 10 from the stress by the oxide film 25 for trench restoration and there decreases at the time of formation of the oxide film 25 for trench restoration, and heat treatment, and generating of the silicon defect by the stress in the semiconductor substrate 10 can be suppressed.

[0021] Table 1 shows the experimental result for evaluating the effect of the trench separation method by this invention. In this experiment, the 1st oxide film 22 and the 2nd oxide film 24 which constitute the oxide film 25 for trench restoration were formed in various thickness, the total thickness of the oxide film 25 for trench restoration was made into 10000Å, and the initial stress in the oxide film 25 for trench restoration was measured immediately after it. Here, the 1st oxide film was formed by the CVD oxide film based on TEOS-O3 which has a compressive-stress property, and the 2nd oxide film was formed by the PECVD oxide film based on TEOS which has a tensile stress property.

[Table 1]

サンプル	第1酸化膜厚 (Å)	第2酸化膜厚 (Å)	トレンチ充填用酸化膜における初期ストレス (dyne/cm^2)
P0	10000	0	4.0×10^9
P1	9000	1000	2.9×10^9
P4	6000	4000	1.5×10^9
P7	3000	7000	1.7×10^9
P10	0	10000	-8.6×10^8

[0022] Initial stress is small and the result of Table 1 shows a bird clapper, so that the 2nd oxide film is thick compared with the 1st oxide film.

[0023] Drawing 6 is a graph which shows the stress hysteresis generated by change of temperature, when performing the heat treatment process for the densification of the oxide film 25 for trench restoration to each sample of Table 1. The result of drawing 6 is data measured 30 minutes after measuring the result of Table 1. It can find out that initial stress, i.e., the stress in ordinary temperature, differs from the result of Table 1 here in the case of P0. The reason is because drawing 6 was measured after the moisture in the atmosphere was absorbed by the oxide film and had absorbed moisture with time from immediately after formation of an oxide film, when the oxide film 25 for trench restoration is formed only by the CVD oxide film based on TEOS-O3.

[0024] In the result of drawing 6, stress peak value was set to $P0 > P1 > P4 > P7 > P10$ in process of heat treatment. That is, the stress generated in process of heat treatment is small, and a bird clapper is known, so that the 2nd oxide film 24 is thick compared with the 1st oxide film 22.

[0025] Drawing 7 is the graph which showed the rate of an accumulation distribution (cumulative distribution rate) of the OFF-current (off-current) property of each transistor, after forming a transistor in the semiconductor substrate 10 which formed the trench demarcation membrane as conditions for each sample of Table 1. When the defect density in the semiconductor substrate 10 decreases, OFF-KARENTO decreases. That is, when the stress in the oxide film 25 for trench restoration is large, it turns out that defects occur to the semiconductor substrate 10 frequently, and OFF-current fail (fail) also increases to it.

[0026]

[Effect of the Invention] By the above trench separation methods of this invention, the stress which joins a semiconductor substrate from the stress and this in the oxide film for trench restoration at the time of initial formation of the oxide film for trench restoration and a postheat treatment decreases. For this reason, generating of the silicon defect by the stress in a semiconductor substrate can be suppressed.

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The cross section explaining the trench separation method of this invention.

[Drawing 2] The cross section explaining the trench separation method of this invention.

[Drawing 3] The cross section explaining the trench separation method of this invention.

[Drawing 4] The cross section explaining the trench separation method of this invention.

[Drawing 5] The cross section explaining the trench separation method of this invention.

[Drawing 6] The graph which shows the stress hysteresis at the time of heat treatment for the oxide film for trench restoration.

[Drawing 7] The graph which shows the rate of an accumulation distribution of the OFF-current property of the transistor by the trench demarcation membrane.

[Description of Notations]

10 Semiconductor Substrate

12 Pad Oxide-Film Pattern

14 Nitride Pattern

16 Sacrifice Layer

18 Oxide Film

20 Mask Layer

22 1st Oxide Film

24 2nd Oxide Film

25 Oxide Film for Trench Restoration

28 Isolation Film

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-54605

(43) 公開日 平成11年(1999) 2月26日

(51) Int. Cl. ⁶
H01L 21/76

識別記号

F I
H01L 21/76

L

審査請求 有 請求項の数16 O L (全6頁)

(21) 出願番号 特願平10-142752
(22) 出願日 平成10年(1998) 5月25日
(31) 優先権主張番号 1997P35212
(32) 優先日 1997年7月25日
(33) 優先権主張国 韓国 (K R)

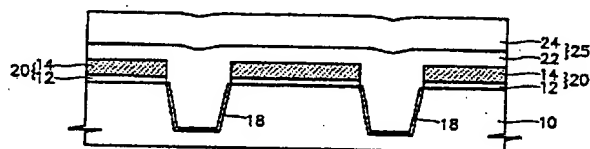
(71) 出願人 390019839
三星電子株式会社
大韓民国京畿道水原市八達区梅灘洞416
(72) 発明者 朴 文漢
大韓民国京畿道安養市東安區冠陽洞1587-
5番地孔雀アパート202棟908號
(72) 発明者 洪 錫薫
大韓民国ソウル特別市恩平區龜山洞15-19
番地エイルビラーナ棟303號
(72) 発明者 申 裕均
大韓民国ソウル特別市江南區道谷洞538番
地ジンダルレアパート7棟1005號
(74) 代理人 弁理士 高月 猛

(54) 【発明の名称】 半導体基板のトレンチ分離方法

(57) 【要約】

【課題】 素子分離領域から半導体基板に加わるストレスを緩和させるトレンチ分離構造の製造方法を提供する。

【解決手段】 半導体基板のトレンチ分離方法において、トレンチ領域を埋めるトレンチ充填用酸化膜25を、2種の異なる酸化膜22、24により形成してから高密度化するようにしたことを特徴とする。



【特許請求の範囲】

【請求項1】 半導体基板のトレンチ分離方法において、

トレンチ領域を埋めるトレンチ充填用酸化膜を、2種の異なる酸化膜により形成してから高密度化するようにしたことを特徴とするトレンチ分離方法。

【請求項2】 トレンチ領域になる部分を露出させるマスク層を半導体基板上に形成する段階と、これによるマスク層のない部分を蝕刻してトレンチ領域を形成する段階と、そのトレンチ領域に酸化膜を形成する段階と、この後のトレンチ領域及びマスク層の全面にトレンチ充填用酸化膜を2種の異なる酸化膜で形成する段階と、形成したトレンチ充填用酸化膜を高密度化する段階と、高密度化後のトレンチ充填用酸化膜をマスク層が露出するまで蝕刻して平坦化する段階と、この後に半導体基板が露出するまで蝕刻して素子分離膜を形成する段階と、を行うことを特徴とする半導体基板のトレンチ分離方法。

【請求項3】 トレンチ充填用酸化膜は、形成後に異なるストレス特性を有する第1酸化膜及び第2酸化膜からなる請求項1又は請求項2記載のトレンチ分離方法。

【請求項4】 第1酸化膜は引張応力特性を有し、第2酸化膜は圧縮応力特性を有する請求項3に記載のトレンチ分離方法。

【請求項5】 第1酸化膜は $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜で形成される請求項3又は請求項4に記載のトレンチ分離方法。

【請求項6】 第2酸化膜は TEOS を基にするPECVD酸化膜、 SiH_4 を基にするPECVD酸化膜又はHDP酸化膜の何れか一つで形成される請求項3～5のいずれか1項に記載のトレンチ分離方法。

【請求項7】 第1酸化膜は圧縮応力特性を有し、第2酸化膜は引張応力特性を有する請求項3に記載のトレンチ分離方法。

【請求項8】 第1酸化膜はHDP酸化膜で形成される請求項3又は請求項7に記載のトレンチ分離方法。

【請求項9】 第2酸化膜は $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜で形成される請求項3、請求項7又は請求項8に記載のトレンチ分離方法。

【請求項10】 マスク層を形成する段階は、半導体基板上にパッド酸化膜と窒化膜を形成する段階と、窒化膜及びパッド酸化膜を順にパタニングする段階と、を含む請求項2～9のいずれか1項に記載のトレンチ分離方法。

【請求項11】 窒化膜上に犠牲酸化膜を形成する段階をさらに含み、犠牲酸化膜、窒化膜及びパッド酸化膜を順にパタニングする請求項10記載のトレンチ分離方法。

【請求項12】 犠牲酸化膜は熱酸化法で形成される請求項11記載のトレンチ分離方法。

【請求項13】 トレンチ領域に酸化膜を形成する段階

は、熱酸化法で行われる請求項2～12のいずれか1項に記載のトレンチ分離方法。

【請求項14】 トレンチ充填用酸化膜を高密度化する段階は、 $1000\sim 1200^\circ\text{C}$ の温度で熱処理することにより行う請求項2～13のいずれか1項に記載のトレンチ分離方法。

【請求項15】 トレンチ充填用酸化膜高密度化後の平坦化する段階はCMP方法又はエッチバック方法によって行う請求項2～14のいずれか1項に記載のトレンチ分離方法。

【請求項16】 素子分離膜を形成する段階は、マスク層を湿式蝕刻方法によって除去して行う請求項2～15のいずれか1項に記載のトレンチ分離方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置の製造方法に係り、特にトレンチによる素子分離方法に関する。

【0002】

【従来の技術】 半導体素子の集積度が上がるにつれトレンチを用いた素子の分離が必要となり、これを用いた素子の研究、開発が行われている。通常のトレンチ分離方法では、半導体基板を蝕刻して断面が四角形のトレンチ領域を形成し、トレンチ領域内に絶縁物質よりなる素子分離膜を形成する。

【0003】

【発明が解決しようとする課題】 トレンチ領域を形成するための蝕刻時、損傷した部分を直すためにために実施するトレンチ内壁の酸化過程において、またはトレンチ領域の内部に拡散される絶縁物質を高密度化する過程において、素子分離膜と半導体基板との熱膨張係数の差によって発生するストレスが、素子分離膜のまわり、特にトレンチのコーナー部から半導体基板に集中的に蓄積する。半導体基板に蓄積されたストレスは、半導体基板内で転位(dislocation)のようなシリコン欠陥を誘発し、このシリコン欠陥によって半導体素子のリーク電流が増加して半導体素子の誤動作や消費電力の増加の原因になる。

【0004】 本発明の目的は、素子分離領域から半導体基板に加わるストレスを緩和させるトレンチ分離構造の製造方法を提供することにある。

【0005】

【課題を解決するための手段】 以上のような課題を解決する本発明のトレンチ分離方法は、トレンチ領域を埋めるトレンチ充填用酸化膜を、2種の異なる酸化膜からなる複合層により構成することを特徴とする。

【0006】 具体的なトレンチ分離方法としては、トレンチ領域になる部分を露出させるマスク層を半導体基板上に形成する段階と、これによるマスク層のない部分を蝕刻してトレンチ領域を形成する段階と、形成したトレンチ領域に酸化膜を形成する段階と、この後のトレンチ

領域及びマスク層の全面にトレンチ充填用酸化膜を2種の異なる酸化膜で形成する段階と、形成したトレンチ充填用酸化膜を高密度化する段階と、高密度化後のトレンチ充填用酸化膜をマスク層が露出するまで蝕刻して平坦化する段階と、この後に半導体基板が露出するまで蝕刻して素子分離膜を形成する段階と、を行うことを特徴とする。

【0007】トレンチ充填用酸化膜は、形成後に異なるストレス特性を有する第1酸化膜及び第2酸化膜からなる。たとえば第1酸化膜は引張応力特性を有し、第2酸化膜は圧縮応力特性を有するのがよい。このような第1酸化膜は $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜で形成し、第2酸化膜は TEOS を基にするPECVD酸化膜、 SiH_4 を基にするPECVD酸化膜又はHDP酸化膜の何れか一つで形成することができる。あるいは、これとは逆に、第1酸化膜が圧縮応力特性を有し、第2酸化膜が引張応力特性を有しても良い。この場合、第1酸化膜はHDP酸化膜で形成され、第2酸化膜は $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜で形成される。

【0008】マスク層を形成する段階は、半導体基板上にパッド酸化膜と窒化膜を形成する段階と、これら窒化膜及びパッド酸化膜を順にパタニングする段階とである。また、その窒化膜上に犠牲酸化膜を形成する段階をさらに含み、犠牲酸化膜、窒化膜及びパッド酸化膜を順にパタニングしてもよい。犠牲酸化膜は熱酸化法で形成される。トレンチ領域に酸化膜を形成する段階は、熱酸化法で行われる。トレンチ充填用酸化膜を高密度化する段階は、 $1000\sim1200^\circ\text{C}$ の温度で熱処理することにより行う。この後の平坦化する段階はCMP (Chemical Mechanical Polishing) 方法又はエッチバック方法によって行なう。最後の素子分離膜を形成する段階は、マスク層を湿式蝕刻方法によって除去して行うとよい。

【0009】

【発明の実施の形態】以下、添付した図面に基づき本発明の実施形態を詳しく説明する。

【0010】図1～図5は本発明のトレンチ分離方法を説明するための半導体基板の断面図である。

【0011】図1は半導体基板10上にマスク層20と犠牲層16とを形成する段階を説明する断面図である。まず、半導体基板10上に 300\AA 以下の厚さのパッド酸化膜、 2000\AA 以下の厚さの窒化膜及び 3000\AA 以下の厚さを有する犠牲酸化膜を形成する。犠牲酸化膜は、後工程においてトレンチ領域の形成時に窒化膜を保護するための犠牲層の役割をするものであって熱酸化法で形成する。この犠牲酸化膜は場合によって省略できる。次いで、犠牲酸化膜、窒化膜及びパッド酸化膜を順にパタニングして半導体基板10のトレンチ領域になる部分を露出させるパッド酸化膜パターン12及び窒化膜パターン14よりなるマスク層20と犠牲層16とを形成する。

【0012】図2はトレンチ領域Tを形成する段階を説明する断面図である。マスク層20を蝕刻マスクとして、半導体基板10の露出部を乾式蝕刻して 1000\AA 以下の深さを有するトレンチ領域Tを形成する。この際、トレンチ領域Tの形成と同時に犠牲層16も蝕刻されて大部分が除去され、マスク層20の表面には非常に薄い酸化膜（図示せず）のみ残ることになる。その後、トレンチ領域Tを蝕刻時の損傷部を直すために、熱酸化法でトレンチ領域Tの側壁及び底面に酸化膜18を形成する。

【0013】図3はトレンチ充填用酸化膜25を形成する段階を説明する断面図である。本発明では、トレンチ充填用酸化膜25を、形成後のストレス特性が異なる2種の酸化膜よりなる複合膜で形成する。トレンチ充填用酸化膜25を形成するため、まずトレンチ充填特性に優れた酸化膜として引張応力の大きな第1酸化膜22をトレンチ領域Tの内部及び窒化膜パターン22の上面に形成した後、第1酸化膜22上に第1酸化膜22に比べて圧縮応力の大きな第2酸化膜24を形成する。この際、第1酸化膜22と第2酸化膜24との厚さの和は、トレンチ領域Tの深さとパッド酸化膜パターン12及び窒化膜パターン14の厚さと後続の平坦化工程で除去される厚さとの和に相当する。例えば、トレンチ領域Tの深さが 6000\AA であり、パッド酸化膜パターン12及び窒化膜パターン14の厚さの和が 2000\AA 、平坦化工程で除去される厚さを 2000\AA とすると、第1酸化膜22と第2酸化膜24との厚さの和は 10000\AA になる。

【0014】第1酸化膜22は、例えば TEOS (tetra-ethyl-orthosilicate) $-\text{O}_2$ を基にしてCVD方法により形成される酸化膜 ($\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜 ($\text{TEOS}-\text{O}_2$ based CVD oxide film)) で形成する。第2酸化膜24は、例えば TEOS を基にしてPECVD (plasma enhanced CVD) 方法により形成される酸化膜 (TEOS を基にするPECVD酸化膜 (TEOS based PECVD oxide film)) で形成したり、 SiH_4 を基にしてPECVD方法で形成される酸化膜 (SiH_4 を基にするPECVD酸化膜) で形成したり、HDP (High Density Plasma) 酸化膜で形成する。あるいは、第1酸化膜22をHDP酸化膜として形成し、第2酸化膜24は $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜で形成してもよい。

【0015】このように、トレンチ充填用酸化膜25を2層よりなる複合膜で形成する理由は以下の通りである。通常の方法によりトレンチ領域を充填する充填物質、例えば $\text{TEOS}-\text{O}_2$ を基にするCVD酸化膜のみを形成してトレンチ充填層を形成する場合には、トレンチ充填層は形成された直後の状態では多孔性膜質を有する。従って、トレンチ充填層を形成後に HF 溶液のような蝕刻液を用いて湿式蝕刻を直に行うと、トレンチ充

填層が過度に蝕刻され、その結果所望の厚さのトレンチ分離膜を得にくい。従って、トレンチ充填層を形成した後、1000℃以上の高温熱処理を行なってトレンチ充填層を高密度化することになる。

【0016】しかし、トレンチ充填層の形成された直後の初期ストレス及び熱処理中に発生する熱的ストレスに対しての認識は低い。トレンチ領域を充填するための充填物質として、通常のように単一の酸化膜のみを使用し、その単一の酸化膜として引張応力の挙動を示す TEOS-O_2 を基にするCVD酸化膜を形成して酸化膜におけるストレスを測定する実験を行なった結果、酸化膜は形成された直後には 10^8 dyne/cm^2 の高い引張応力を有し、酸化膜を高密度化するための熱処理過程で温度が700℃に至ると $10^{10} \text{ dyne/cm}^2$ の高い引張応力を示してシリコン基板にストレスを加えることを確認した。結果的に何れか1つのストレス特性を有する酸化膜、例えば引張応力の挙動を示す TEOS-O_2 を基にするCVD酸化膜のみからなる単一膜によりトレンチ充填層を形成する場合には、形成直後の初期ストレス及び高密度化のための熱処理中にストレスが高まって半導体素子における欠陥発生確率が高まることになる。これに対しての具体的な実験データについては後述する。

【0017】本発明ではトレンチ領域の充填物質層の初期ストレスと熱処理中に発生するストレスを抑えるために、トレンチ充填用酸化膜25を相反するストレス特性を有する2種の酸化膜、即ち引張応力特性を有する第1酸化膜22と圧縮応力特性を有する第2酸化膜24よりなる複合膜、または、圧縮応力特性を有する第1酸化膜及び引張応力特性を有する第2酸化膜よりなる複合膜により形成する。このように形成したトレンチ充填用酸化膜25を、1000～1200℃の温度で熱処理して高

密度化する。

【0018】図4はトレンチ充填用酸化膜25の平坦化段階を説明する断面図である。窒化膜パターン14を蝕刻阻止層として、窒化膜パターン14が露出されるまでトレンチ充填用酸化膜25をCMP方法またはエッチバック方法により平坦化してトレンチ領域Tの内部にトレンチ充填層26を形成する。

【0019】図5は素子分離膜を形成する段階を説明する断面図である。露出した窒化膜パターン14を窒化膜蝕刻液で除去した後、パッド酸化膜パターン12を酸化膜蝕刻液で除去し、半導体基板10の表面を露出させる。その結果、半導体基板10の表面の高さと同じ高さの素子分離膜28が形成される。

【0020】本発明では、ストレス特性の異なる2種の酸化膜よりなる複合膜によってトレンチ充填用酸化膜25を形成する。これにより、トレンチ充填用酸化膜25の形成時及び熱処理時にトレンチ充填用酸化膜25によるストレス及びそこから半導体基板10に加えられるストレスが減少し、半導体基板10内のストレスによるシリコン欠陥の発生を抑制しうる。

【0021】表1は本発明によるトレンチ分離方法の効果の評価するための実験結果を示したものである。この実験では、トレンチ充填用酸化膜25を構成する第1酸化膜22及び第2酸化膜24を様々な厚さに形成してトレンチ充填用酸化膜25の総膜厚を10000Åにし、その直後にトレンチ充填用酸化膜25における初期ストレスを測定した。ここで、第1酸化膜は圧縮応力特性を有する TEOS-O_2 を基にするCVD酸化膜で形成し、第2酸化膜は引張応力特性を有する TEOS を基にするPECVD酸化膜で形成した。

【表1】

サンプル	第1酸化膜厚 (Å)	第2酸化膜厚 (Å)	トレンチ充填用酸化膜における初期ストレス (dyne/cm^2)
P0	10000	0	4.0×10^8
P1	9000	1000	2.9×10^8
P4	6000	4000	1.5×10^8
P7	3000	7000	1.7×10^8
P10	0	10000	-8.6×10^8

【0022】表1の結果から、第1酸化膜に比べて第2酸化膜が厚いほど初期ストレスが小さくなることが分かる。

【0023】図6は表1の各サンプルに対してトレンチ充填用酸化膜25の高密度化のための熱処理工程を行なう時、温度の変化により発生するストレスヒステリシスを示すグラフである。図6の結果は表1の結果を測定して30分後に測定したデータである。ここで、P0の場合に初期ストレス、即ち常温におけるストレスが表1の結果と異なることが見出せる。その理由はトレンチ充填用酸化膜25を TEOS-O_2 を基にするCVD酸化膜

のみで形成した時、酸化膜の形成の直後から経時的に大気中の水分が酸化膜に吸収され、水分を吸収した状態で図6の測定を行ったためである。

【0024】図6の結果では、熱処理の過程でストレスピーク値が $P0 > P1 > P4 > P7 > P10$ となった。つまり第1酸化膜22に比べて第2酸化膜24が厚いほど熱処理の過程で発生するストレスが小さくなることが分かる。

【0025】図7は表1の各サンプルの条件としてトレンチ分離膜を形成した半導体基板10にトランジスタを形成した後、各トランジスタのオフカレント (off-c

urrent) 特性の蓄積分布率 (cumulative distribution rate) を示したグラフである。半導体基板 10 における欠陥密度が減少することにより、オフカレントが減少する。即ち、トレンチ充填用酸化膜 25 におけるストレスが大きいと、半導体基板 10 に欠陥が多発してオフカレントフェール (fail) も増加することが分かる。

【0026】

【発明の効果】 以上のような本発明のトレンチ分離方法により、トレンチ充填用酸化膜の初期形成時及び後熱処理時にトレンチ充填用酸化膜におけるストレス及びこれより半導体基板に加わるストレスが減少する。このために、半導体基板内のストレスによるシリコン欠陥の発生を抑制することができる。

【図面の簡単な説明】

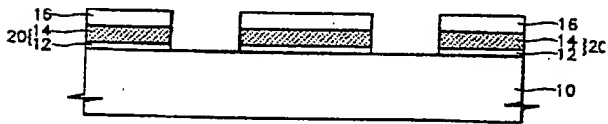
【図1】 本発明のトレンチ分離方法を説明する断面図。

【図2】 本発明のトレンチ分離方法を説明する断面図。

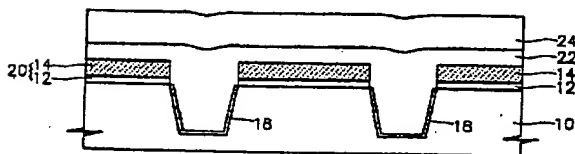
【図3】 本発明のトレンチ分離方法を説明する断面図。

【図4】 本発明のトレンチ分離方法を説明する断面図。

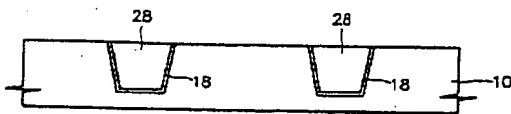
【図1】



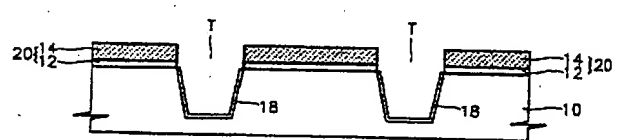
【図3】



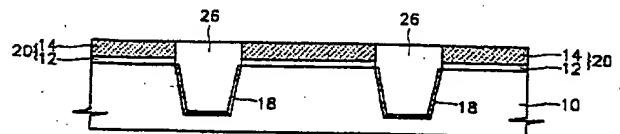
【図5】



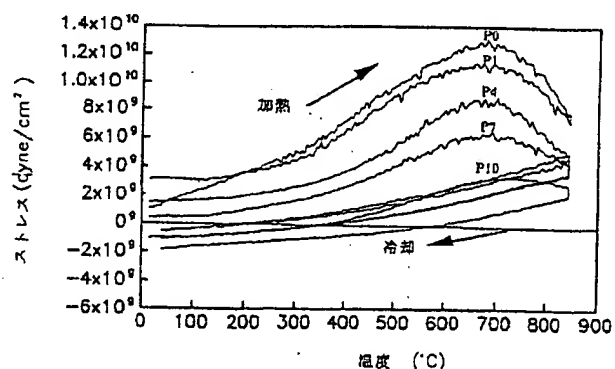
【図2】



【図4】



【図6】



【図5】 本発明のトレンチ分離方法を説明する断面図。

【図6】 トレンチ充填用酸化膜を熱処理時のストレスヒステリシスを示すグラフ。

【図7】 トレンチ分離膜によるトランジスタのオフカレント特性の蓄積分布率を示すグラフ。

【符号の説明】

- 10 半導体基板
- 12 パッド酸化膜パターン
- 14 窒化膜パターン
- 16 犠牲層
- 18 酸化膜
- 20 マスク層
- 22 第1酸化膜
- 24 第2酸化膜
- 25 トレンチ充填用酸化膜
- 28 素子分離膜

【図 7】

